

SC1605SRAM16M-372: Оперативное запоминающее устройство статического типа

Основные параметры

- Объем памяти 16 Мбит (512К x 32 бит).
- Время выборки: запись <15 нс, чтение <20 нс.
- Напряжение питания : +3,3 В для интерфейса ввода-вывода, +1,8 В для ядра.
- Энергопотребление в режиме хранения данных, менее 1 мА.
- Встроенная система EDAC на основе кодов Хемминга с оповещением о неустраняемых ошибках.
- Настраиваемая частота автоматической коррекции ошибок.
- Корпус 72 выводов металлический.
- Диапазон рабочих температур: минус 55 ...+125 С.
- Общая накопленная доза (TID): 100 КРад.
- Чувствительность к сбоям (SER) < 5E-17 сбоев/бит-день.
- Стойкость к воздействию ТЗЧ (LET) 110 МэВ-см²/мг (Si)

Описание модуля

SC1614SRAM16M-372 выполнен как система в корпусе на базе кристалла СОЗУ с объемом памяти 16Мбит, с организацией 512К x 32 бит. Модуль имеет встроенную систему обнаружения и коррекции ошибок (EDAC) на основе кодов Хемминга, которая устраняет сбой 1 бита и сообщает о сбое в нескольких битах. EDAC может работать как в автоматическом режиме с настраиваемой частотой (режим «master»), так и с внешним запуском (режим «slave»).

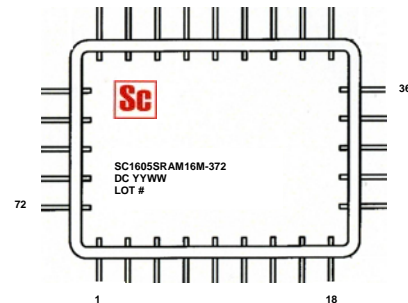
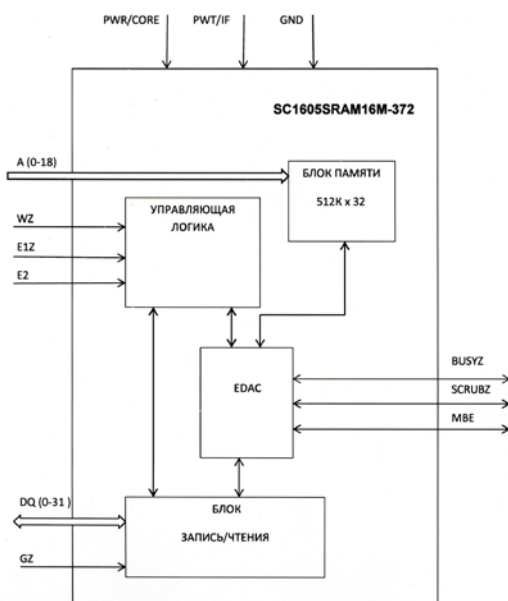
Модуль памяти обеспечивает фильтрацию питания ядра и необходимую «подтяжку» по некоторым входным сигналам.

Модуль памяти требует однополярного питания +1,8 В для ядра кристалла и +3,3 В для интерфейсов ввода-вывода.

Потребление модуля памяти зависит от частоты обменных взаимодействий и составляет до 650 мА для ядра (50 МГц, режим «запись») и до 300 мА для интерфейсов ввода-вывода (50 МГц, режим «чтение»).

Корпус: Металлический 72-выводной 30 x 30 мм

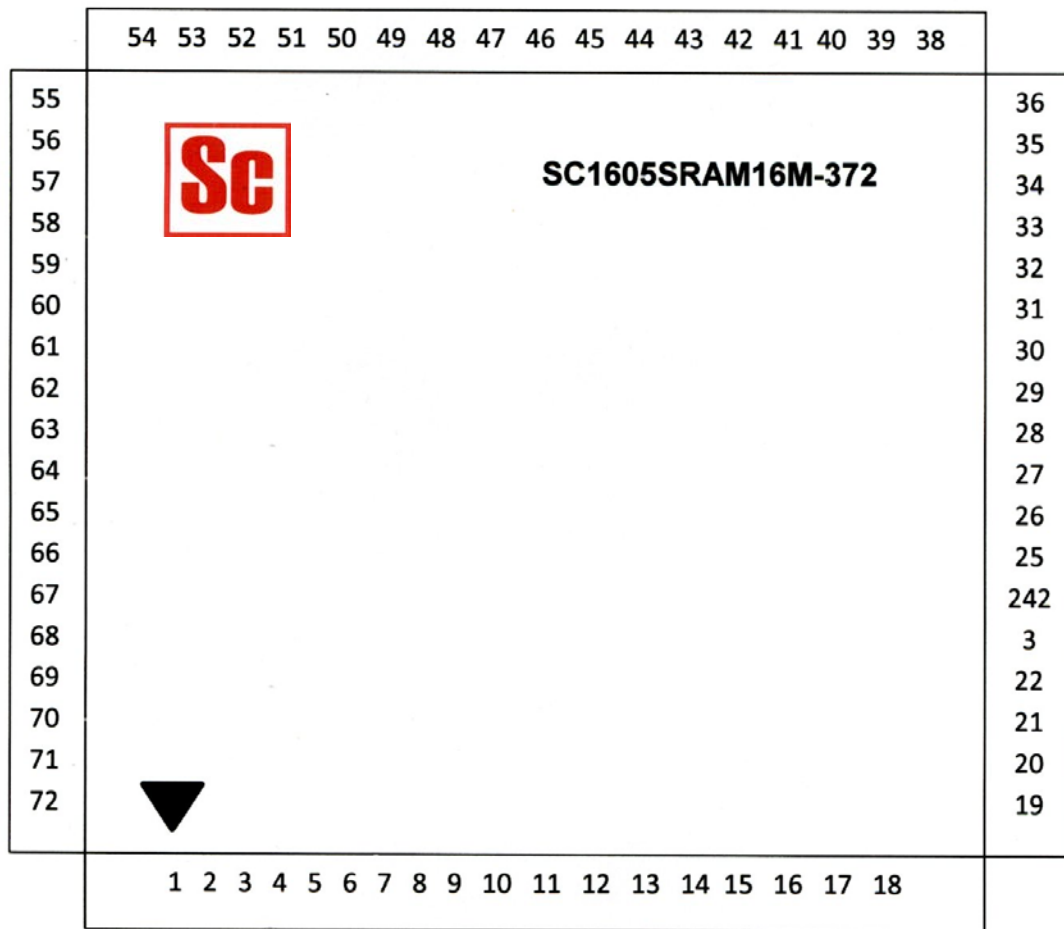
Обобщенная структурная схема SC1605SRAM16M-372



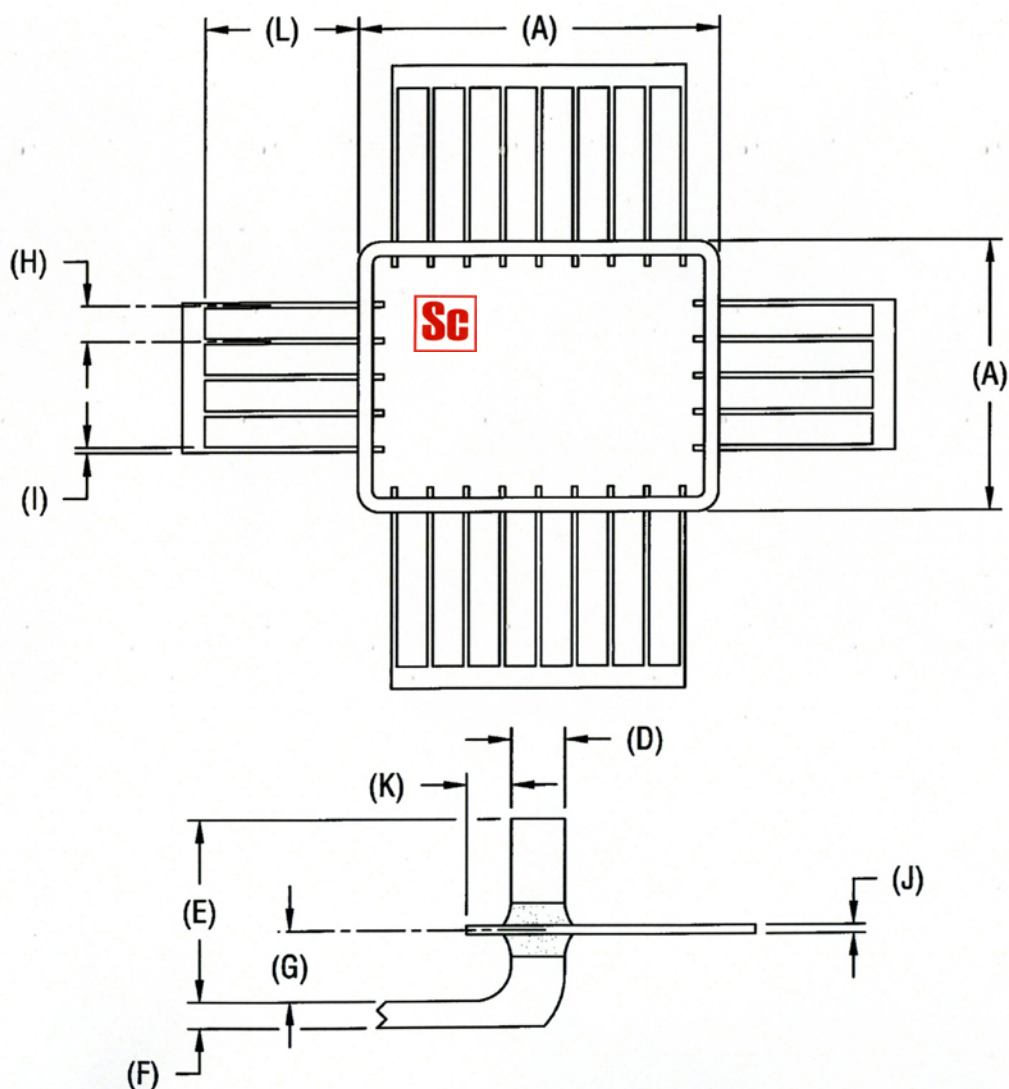
Функциональное описание выводов SC160SRAM16M-372

Номер вывода	Название вывода	Назначение
1-8	DQ0-DQ7	Двунаправленная шина данных
9	GND/CORE	Общий
10-17	DQ8-DQ15	Двунаправленная шина данных
18	PWR/CORE	Питание ядра
19	PWR/CORE	Питание ядра
20-26	A11-A16	Вход шины адреса
26	E1Z	Разрешающий вход 1 («0» активный)
27	GZ	Разрешающий сигнал шины данных («0» активный)
28	E2	Разрешающий вход 2 («1» активный)
29	PWR/IF	Питание интерфейса
30	GND/IF	Общий
31	SCRUBZ	Режим "master" SCRUBZ выход Режим "slave" SCRUBZ вход
32	BUZYZ	Режим "master" BUSY выход Режим "slave" не применяется
33	MBE	Выход - Настраиваемый индикатор сбоя одного или нескольких бит. Вход – выбор режима работы EDAC
34	PWR/IF	Питание интерфейса
35	MSS	Выбор режима "Master"/"Slave"
36	GND/IF	Общий
37-44	DQ31-DQ24	Двунаправленная шина данных
45	GND/CORE	Общий
46-53	DQ23-DQ16	Двунаправленная шина данных
54	PWR/CORE	Питание ядра
55	NC	Резерв
56-60	A10-A6	Вход шины адреса
61	WZ	Разрешающий сигнал записи
62	A18	Вход шины адреса
63	NC	Резерв
64-70	A17, A5-A0	Вход шины адреса
71	NC	Резерв
72	NC	Резерв

Условно-графическое обозначение SC1605SRAM16M-372



Габаритные характеристики корпуса (металл Covar)



$A_{(ш)} \times A_{(д)} = 30 \times 30$	Кол-во выводов: 72	$H = 1,27$
$L = 12,7$	$G = 0,94$	$F = 0,51$
Общая Высота корпуса $_{(МАКС)} = 3,5$	$l_{(МИН)} = 0,38$	$J = 0,254$

Все размеры указаны в миллиметрах (мм).